

手 続 補 正 書
(法第 11 条の規定による補正)



特許庁審査官 殿

1. 國際出願の表示 P C T / J P 0 3 / 0 4 7 0 0

2. 出 願 人

名 称 日本電気株式会社

NEC Corporation

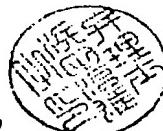
あて名 〒108-8001 日本国東京都港区芝五丁目 7 番 1 号
7-1, Shiba 5-chome, Minato-ku,
Tokyo 108-8001 JAPAN

国 稷 日本国 J A P A N

住 所 日本国 J A P A N

3. 代 理 人

氏 名 (6401) 弁理士 浜 田 治 雄
HAMADA Haruo



あて名 〒107-0062 日本国東京都港区南青山 3 丁目 4 番 12 号
知恵の館
Wisdom House, 4-12, Minami-Aoyama 3-chome,
Minato-ku, Tokyo 107-0062 JAPAN

4. 補正の対象

請求の範囲

5. 補正の内容

(1) 請求の範囲第 50 頁及び第 50 / 1 頁に、請求項 66 乃至 70 を追加する。

6. 添付書類の目録

請求の範囲第 50 頁及び第 50 / 1 頁

BEST AVAILABLE COPY

6 4. 前記第一及び第二の絶縁膜を形成する工程は、

前記第一及び第二の形成領域に前記第一の高誘電率絶縁材料からなる
前記第一の絶縁膜を形成する工程と、

前記第一の絶縁膜上に、前記第二の高誘電率絶縁材料からなる前記第
二の絶縁膜を形成する工程とからなる請求項 5 4 に記載の方法。

6 5. 前記第一及び第二の絶縁膜を形成する工程は、

前記第一及び第二の形成領域に前記第一の高誘電率絶縁材料からなる
前記第一の絶縁膜を形成する工程と、

前記第一の絶縁膜上に、金属膜を形成する工程と、

前記第一の絶縁膜と前記金属膜とに対し熱処理を施すことで、前記第
一の絶縁膜の構成元素と前記金属膜の構成元素との間で反応が生じ、前記第一
の絶縁膜と前記金属膜との積層体が膜厚方向に組成変調され、下部領域が前記
第一の高誘電率絶縁材料からなる前記第一の絶縁膜で構成され、上部領域が前
記第二の高誘電率絶縁材料からなる前記第二の絶縁膜で構成される組成変調層
を形成する工程とからなる請求項 5 4 に記載の方法。

6 6. (追加) 前記第一及び第二の高誘電率絶縁材料が Zr、Hf、Ta、Al、
Nb、Sc、Y₂、La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、
Ho、Er、Tm、Yb、Luから選択される元素の酸化物又は、該酸化物に
由来するシリケート材料からなる請求項 1 に記載の半導体装置。

6 7. (追加) 前記第一及び第二の高誘電率絶縁材料が Zr、Hf、Ta、Al、
Nb、Sc、Y₂、La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、
Ho、Er、Tm、Yb、Luから選択される元素の酸化物又は、該酸化物に
由来するシリケート材料からなる請求項 1 4 に記載の半導体装置。

50/1

6 8. (追加) 前記第一及び第二の高誘電率絶縁材料がZr、Hf、Ta、Al、Nb、Sc、Y₂、La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Luから選択される元素の酸化物又は、該酸化物に由来するシリケート材料からなる請求項29に記載の半導体装置。

6 9. (追加) 前記第一及び第二の高誘電率絶縁材料がZr、Hf、Ta、Al、Nb、Sc、Y₂、La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Luから選択される元素の酸化物又は、該酸化物に由来するシリケート材料からなる請求項42に記載の半導体装置の製造方法。

7 0. (追加) 前記第一及び第二の高誘電率絶縁材料がZr、Hf、Ta、Al、Nb、Sc、Y₂、La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Luから選択される元素の酸化物又は、該酸化物に由来するシリケート材料からなる請求項54に記載の方法。

BEST AVAILABLE COPY

04 10 14 THU 16:54 FAX 03 3402 660

ハマダ コクサイトッキョジ ムショ

10/511423
D Rec'd PCT/PTO 15 OCT 2004
→→→ McGinn&Gibb
096

AMENDMENT

(amendment under the provision of Article 11)

5 To : The Commissioner of Patent Office Esq.

1. Indication of International Application : PCT/JP03/04700

2. Applicant

name : NEC Corporation

address : 7-1, Shiba 5-chome, Minato-ku, Tokyo, 108-8001, Japan

10 nationality : Japan

residence : Japan

3. Attorney :

name (6401) : Patent Attorney : HAMADA Haruo (seal)

15 address : Wisdom House, 4-12, Minami-Aoyama 3-chome,
Minato-ku, Tokyo 107-0062 Japan

4. Object of the Amendment

claims

20

5. Contents of the Amendment

(1) Claims on page 50 of claims and page 50/1 are added claims 66 - 70.

6. List of the Attachments

25 claims on page 50 to page 50/1

BEST AVAILABLE COPY

64. The method for manufacturing a semiconductor device according to claim 54, wherein the step for forming the first and the second insulating films comprises

a step for forming the first insulating film constituted of the first high-dielectric insulating material in the first and the second forming regions and

a step for forming the second insulating film constituted of the second high-dielectric insulating material on the first insulating film.

65. The method according to claim 54, wherein the step for forming the first and the second insulating films comprises;

a step for forming the first insulating film constituted of the first high-dielectric insulating material in the first and second forming regions,

a step for forming metal film on the first insulating film,

a step for forming composition-modulated layers by subjecting the first insulating film and the metal film to heat treatment,

the heat treatment causing that a reaction occurs between constitutive element of the first insulating film and constitutive element of the metal film, a laminated body of the first insulating film and the metal film is composition-modulated in the direction of the film thickness, underneath region is constituted of the first insulating film constituted of the first high-dielectric insulating material, and upper region is constituted of the second insulating film constituted of the second high-dielectric insulating material.

66. (Addition) The semiconductor device according to claim 1, wherein the first and the second high-dielectric insulating material are oxide of element selected from Zr, Hf, Ta, Al, Nb, Sc, Y₂, La, Ce, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb and Lu, or silicate material derived from the oxide.

67. (Addition) The semiconductor device according to claim 14, wherein the first and the second high-dielectric insulating material are oxide of element selected from Zr, Hf, Ta, Al, Nb, Sc, Y₂, La, Ce, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb and Lu, or silicate material derived from the oxide.

50/1

68. (Addition) The semiconductor device according to claim 29, wherein the first and the second high-dielectric insulating material are oxide of element selected from Zr, Hf, Ta, Al, Nb, Sc, Y₂, La, Ce, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb and Lu, or silicate material derived from the oxide.

69. (Addition) The method for manufacturing a semiconductor device according to claim 42, wherein the first and the second high-dielectric insulating material are oxide of element selected from Zr, Hf, Ta, Al, Nb, Sc, Y₂, La, Ce, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb and Lu, or silicate material derived from the oxide.

70. (Addition) The method for manufacturing a semiconductor device according to claim 54, wherein the first and the second high-dielectric insulating material are oxide of element selected from Zr, Hf, Ta, Al, Nb, Sc, Y₂, La, Ce, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb and Lu, or silicate material derived from the oxide.

BEST AVAILABLE COPY